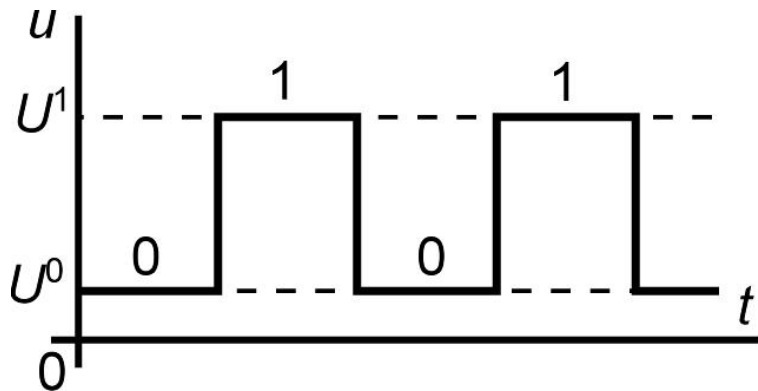


**Лек2. Сандық түйіндерді құру принциптері. Сандық
микросұлбалардың негізгі сипаттамалары. Компьютер
схемасының элементтері, түйіндері және құрылғылары
туралы түсінік.**

Сандық құрылғылар

Цифрлық құрылғылар - цифрлық сигналдарды өңдеу және түрлендіру үшін қолданылатын электрондық схемалар.

Цифрлық сигнал – тікбұрышты пішінге жақын кернеу импульстері.



Сандық сигналдың мысалы

«0» таңбасы логикалық нөл – төмен кернеу деңгейін көрсетеді.

«1» таңбасы – логикалық – жоғары кернеу деңгейін білдіреді

Тура және кері кодтар

Тікелей код теріс емес сандарды екілік кодта жазу үшін қолданылады.

Кері код 0-ді 1-ге, 1-ді 0-ге ауыстыру арқылы бағыттаушы кодтан алынады.

Мысал. Нөмір 1011 тікелей коды берілсін. Кері код 0100 болады.

Обратный код	Доп. код
1111	0000
1110	1111
1101	1110
1100	1101

Элементарлы логика

Логикалық элементтер (ЛЭ) – екілік кодта берілген кіріс сигналдары бойынша логикалық (функционалдық) операцияларды орындайтын электрондық схемалар.

«Логикалық» - элемент нақты логикалық заңдарға сәйкес жұмыс істейді.

Логикалық элементтердің классификациясы

РТЛ - резистивно-транзисторная логика;

РЕТЛ - резистивно-емкостная-транзисторная логика;

ДТЛ - диодно-транзисторная логика;

ТТЛ - транзисторно-транзисторная логика;

ТТЛШ - ТТЛ с переходами Шоттки;

КМОП - комплементарная логика на полевых транзисторах; **CMOS**

ЭСЛ - эмиттерно-связанная логика;

И² Л - инжекционно-интегральная логика.

Элементарлы логика

Логикалық элементтер негізгі логикалық операцияларды орындайды:

«НЕМЕСЕ» - дизъюнкция - Қосу $+$, $\vee$;

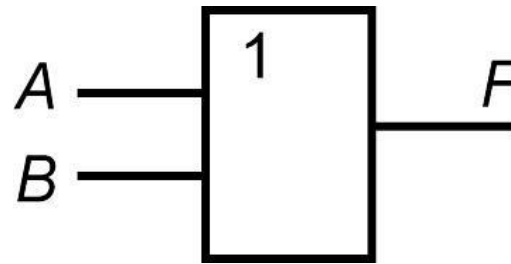
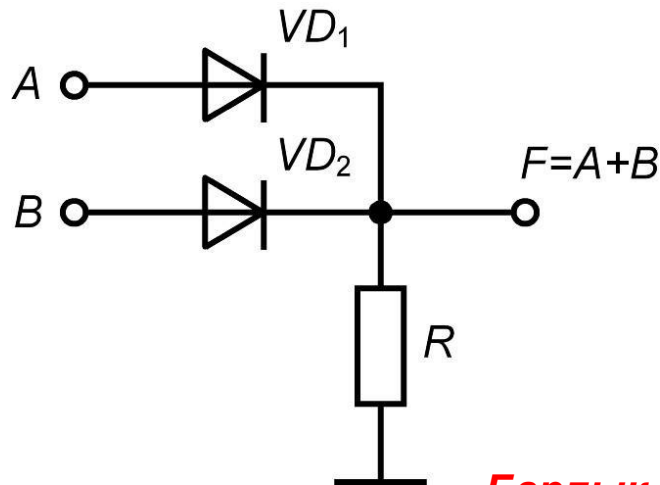
«ЖӘНЕ» - конъюнкция - Көбейту $\times$, $\wedge$;

«ЕМЕС» - инверсия - Терістеу.

Логикалық элемент «НЕМЕСЕ»

Булево выражение

$$F = A + B$$



Шындық кестесі

A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

Кірістердің біріне жоғары деңгейлі кернеу берілгенде, мысалы, $A=1$, $VD1$ диоды $F=1$ шығысында ашылады.

Барлық кіріс және шығыс сигналдар жерге қатысты!

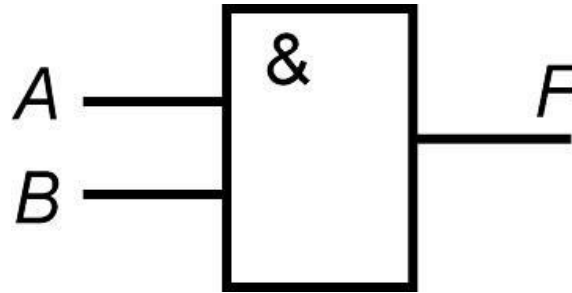
Логикалық өрнек логикалық схеманың жұмыс принципін сипаттайды.

Элементарлы логика

«ЖӘНЕ» логикалық элементі

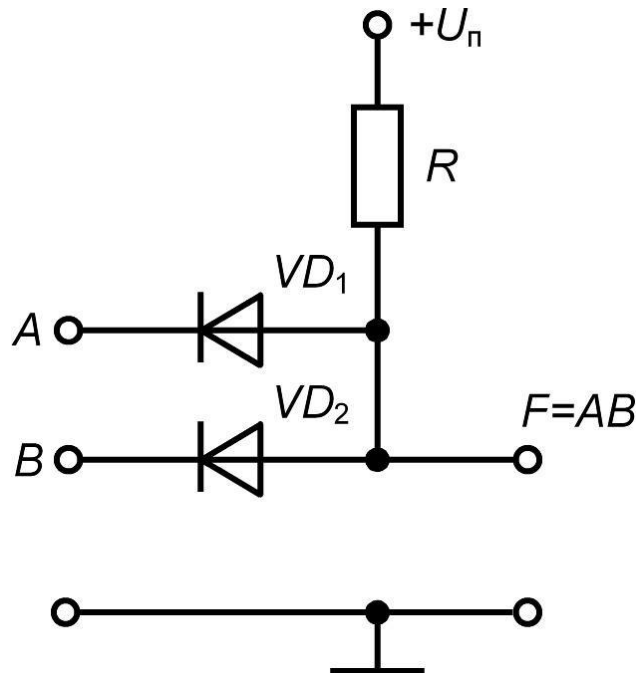
Булево выражение

$$F = A \cdot B$$



Шындық кестесі

A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

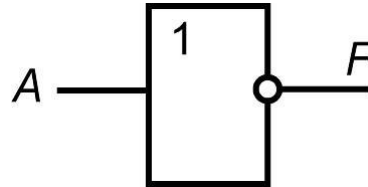


Барлық диодтар ашық, өйткені анодтар полярлық кернеумен қамтамасыз етілген. Тізбек тұйықталған, => шығыс $F=0$. Барлық кірістерге жоғары деңгейлі кернеу (логика 1) берілгенде ғана диодтар жабылады және шығыс $F=1$ болады.

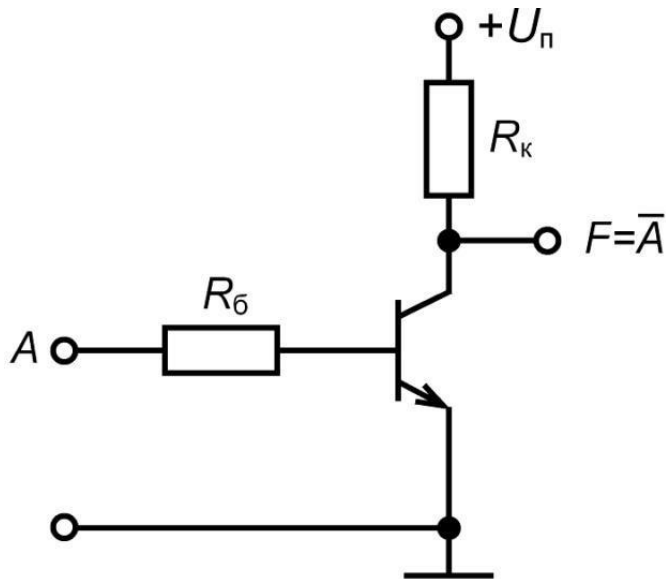
Элементарлы логика

Логикалық элемент «ЕМЕС»

$$F = \bar{A}$$



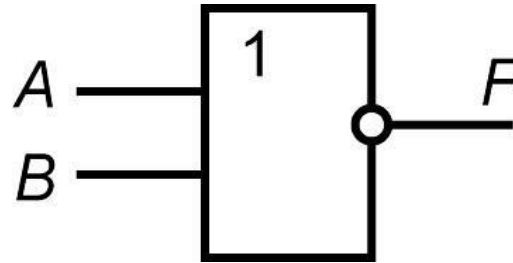
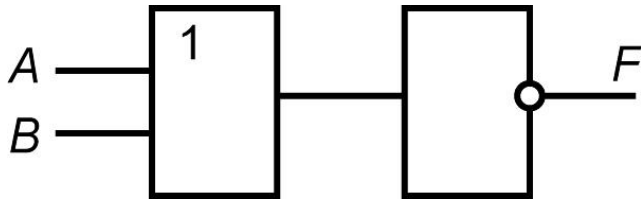
A	F
0	1
1	0



Бұл қарапайым инверторлық схеманың кемшілігі оның төмен өнімділігі болып табылады, ол паразиттік жүктеме сыйымдылығы C_H (FE транзисторына параллель қосылған) баяу зарядталуына байланысты «0» деңгейінен «1» деңгейіне баяу өтуімен байланысты. резистор арқылы R_k . Сондықтан негізгі логикалық элемент ретінде күрделі инверторы бар схема қолданылады (слайд 17), онда «0» -ден «1» -ге ауысқанда C_H сыйымдылығы R_4 төмен кедергісі, қаныққан транзистор VT3 арқылы зарядталады. және диод VD. «1»-ден «0-ге» ауысқанда конденсатор VT4 арқылы разрядталады.

Логикалық элемент «НЕМЕСЕ-ЕМЕС» (Пирс көрсеткі)

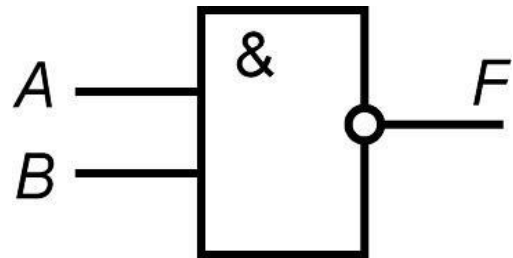
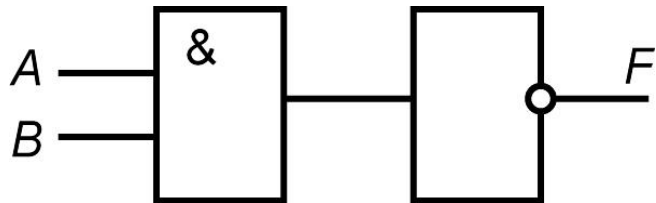
$$F = \overline{A + B}$$



A	B	F
0	0	1
0	1	0
1	0	0
1	1	0

Логикалық элемент "ЖӘНЕ - ЕМЕС" (Шеффер штрихы)

$$F = \overline{A \cdot B}$$



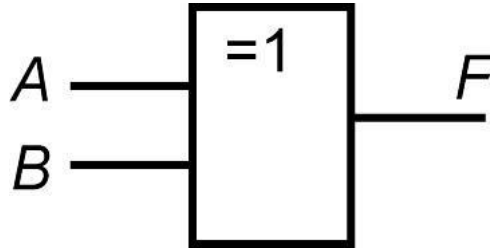
A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

НЕМЕСЕ ШЕКТЕУ логикалық элементі (модуль 2 қосқышы)

$$F = A \oplus B$$

$$A + 0 = A$$

$$A + 1 = \underline{A}$$



A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

Егер екі операнд тең болса, нәтиже 0 болады.

Логикалық элементтердің негізгі параметрлері

1. Өнімділік
2. Енгізуді біріктіру коэффициенті
3. Шығарудың шығу коэффициенті
4. Қуатты тұтыну
5. Шуға қарсы иммунитет
6. Жоғары және төмен кернеу рейтингтері
7. Төмен және жоғары кіріс кернеулеріндегі кіріс токтары

Логикалық элементтердің классификациясы

Ультра жылдам - 5 нс дейін

Жылдам - - 5÷10нс

Орташа жылдамдық - 10÷50нс Баяу -
50 нс жоғары

Транзисторлық-транзисторлық логика (TTL)

Логикалық элементтер биполярлы транзисторлар (+ диодтар) негізінде жиналғанда олар салыстырмалы түрде жоғары жылдамдықпен, қалыпты энергия тұтыну және жоғары шуға төзімділікпен сипатталады.

TTL чиптерінің бар сериясы:

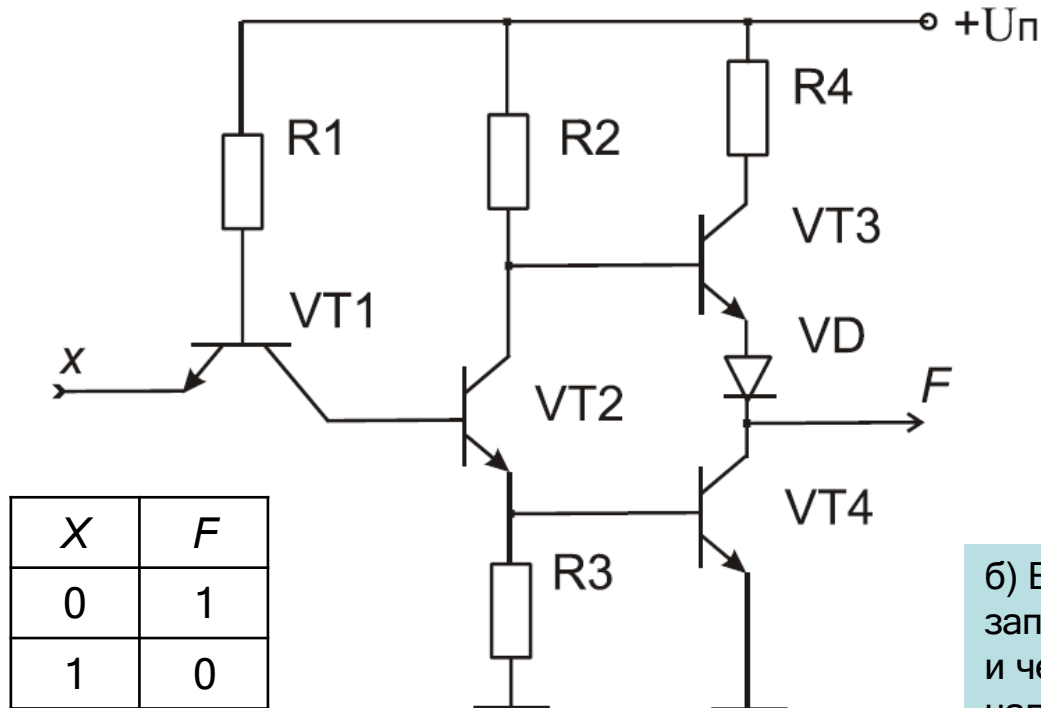
- әмбебап -133, 155;
- жоғары жылдамдық – K531, KR1531;
- микроқуат – K555, KR1531.

*TTL элементтерінің
параметрлерінің жуық мәндері*

$U_{\text{пит}} = +5\text{В}$	
$U_{\text{вых max}}^0 = 0,4\text{В}$	$U_{\text{вых min}}^1 = 2,4\text{В}$
$I_{\text{вх}}^0 = (-)1,6\text{мА}$	$I_{\text{вх}}^1 = 0,04\text{мА}$
$I_{\text{вых}}^0 = 16\text{мА}$	$I_{\text{вых}}^1 = (-)0,4\text{мА}$
$t_{\text{зад}}^{01} = 22\text{нс}$	$t_{\text{зад}}^{10} = 15\text{нс}$

Негізгі TTL элементтерінің схемасы

Инвертор - «ЕМЕС» элементі



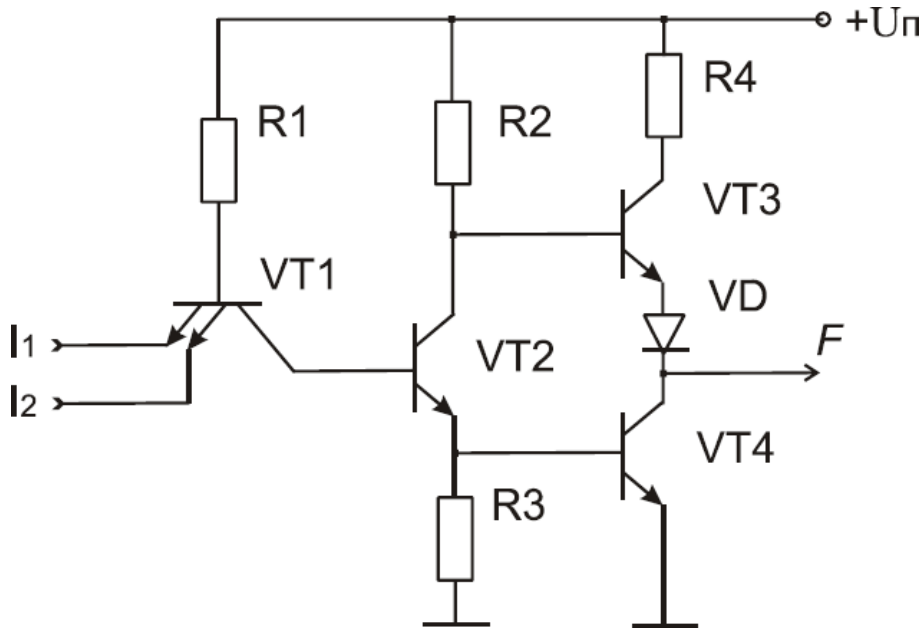
Жұмыс принципі

а) Если $X=0$ ($U_x=0$), то $U_{\alpha 1}=0$, т.е. эмиттер VT_1 «сидит» на «земле». VT_1 открыт (насыщен), его напряжение $U_{\kappa \alpha 1} \approx 0 \Rightarrow$ потенциал базы VT_2 близок к нулю $\Rightarrow VT_2$ закрыт, и $\Rightarrow U_{R3}=0$. Т.к. $U_{R3}=U_{\beta \alpha 4}=0$, транзистор VT_4 также закрыт. Поскольку VT_2 закрыт, то на его коллекторе присутствует потенциал близкий к $+U_{\text{п}}$, поддерживающий транзистор VT_3 в открытом состоянии (в насыщении). Диод VD_1 открыт. Таким образом, VT_3 открыт, а VT_4 закрыт, т.е. на выходе $U_F \approx U_{\text{п}}$ ($F = 1$).

б) Если $X=1$ ($U_x \approx U_{\text{п}}$), то эмиттерный переход VT_1 заперт, но коллекторный переход VT_1 открыт, и через него на базу VT_2 подается отпирающее его напряжение $\Rightarrow VT_2$ открыт (насыщен). В результате протекания тока эмиттера VT_2 через резистор R_3 на нём падает напряжение, отпирающее VT_4 . Поскольку в открытом состоянии транзистор VT_2 представляет короткую цепь $\Rightarrow U_{\kappa 2} \approx U_{\alpha 2} \Rightarrow$ потенциал базы VT_3 уменьшился (в сравнении с предыдущим случаем) $\Rightarrow VT_3$ закрыт, т.е. $U_{\text{п}}$ отключено от выхода. Таким образом, на выходе $U_F \approx 0$ ($F = 0$).

Негізгі TTL элементтерінің схемасын құрастыру

«ЖӘНЕ-ЕМЕС» элементі (екі кіріс)



I_1	I_2	F
0	0	1
0	1	1
1	0	1
1	1	0

Жұмыс принципі

Жұмыс принципі алдыңғы слайдта қарастырылғанға ұқсас. Схеманың ерекшеліктерін атап өтейік.

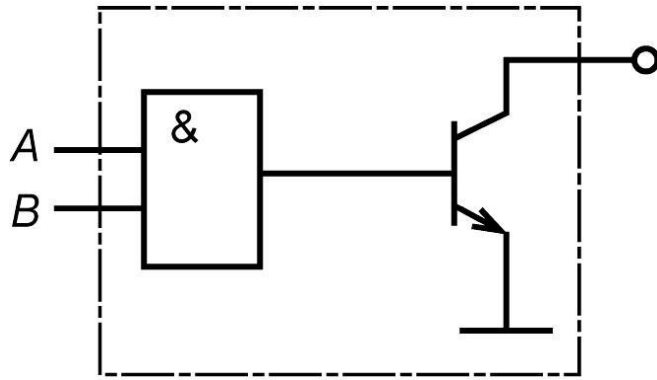
VT_1 - многоэмиттерный транзистор.

Если хотя бы на один из входов I_1 или I_2 подать лог. 0 (подключить к «земле»), то VT_1 будет открыт (насыщен), это приводит к закрытию VT_2 и VT_4 и насыщению VT_3 .

На выходе будет $U_F \approx U_{\pi}$ ($F = 1$).

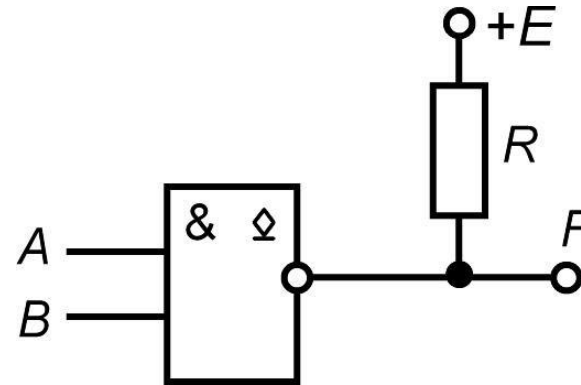
Негізгі TTL элементтерінің схемасын құрастыру

Ашық коллекторлы логикалық элементі



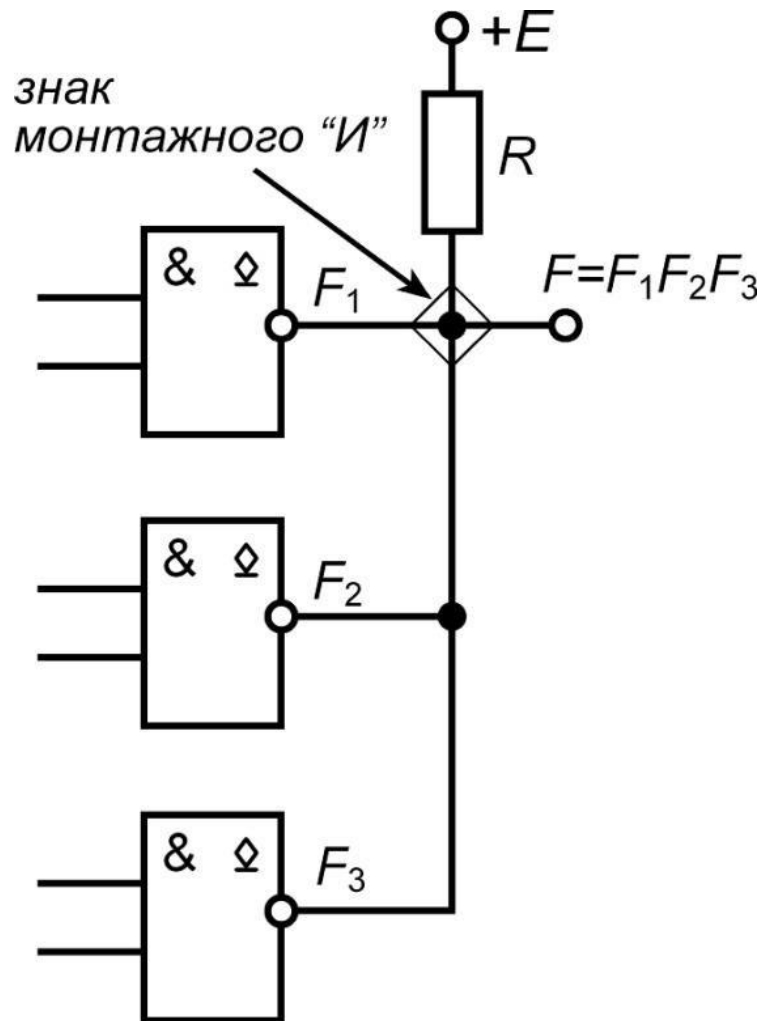
 - открытый коллектор p-n-p
 - открытый эмиттер p-n-p

 - открытый коллектор p-n-p
 - открытый эмиттер n-p-n



Мұндай элементтерді пайдаланған кезде коллектор қуат көзіне R жүктемесі (резистор, реле орамы, қыздыру шамы, жарықдиодты және т.б.) арқылы қосылады.

Негізгі TTL элементтерінің схемасын құрастыру



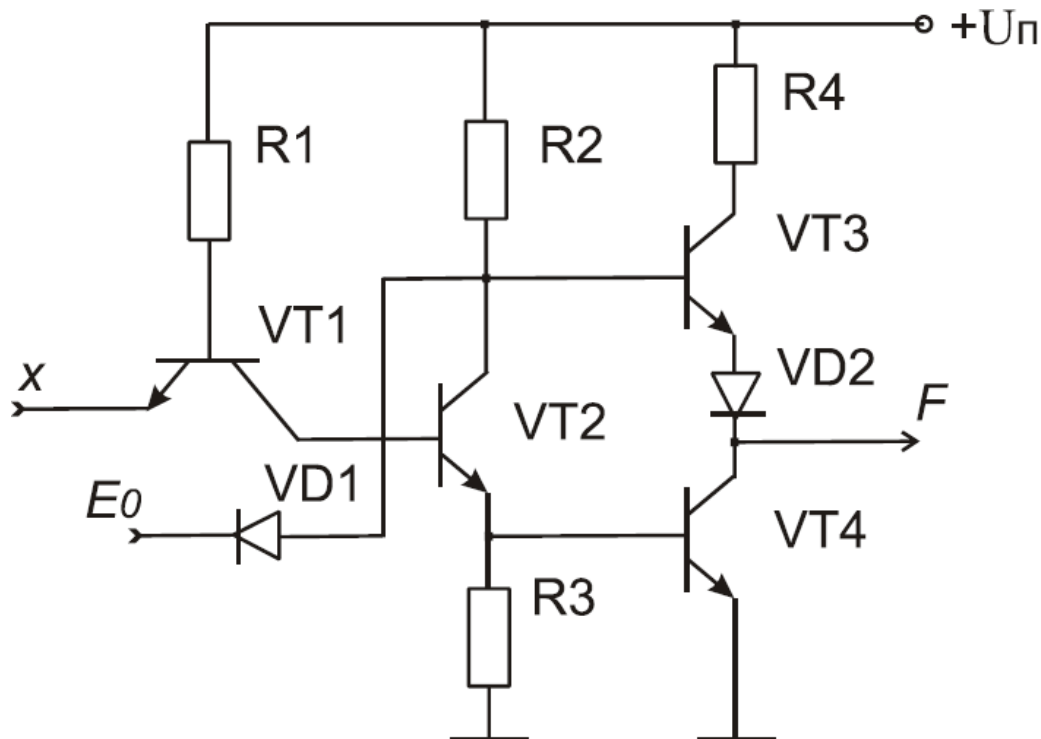
1. Бірнеше логикалық элементтерді бір-бірімен қосуға мүмкіндік береді.
2. «ЖӘНЕ» логикалық функциясын іске асырады

Негізгі TTL элементтерінің схемасын құрастыру

3-күй логикалық элементі (үш реттік буфер)

Кәдімгі LE-ден негізгі айырмашылығы - үшінші - Z-күйінің болуы.

Z-күйі - элементтің шығысы қуат көзінен де, тізбек жерінен де ажыратылған жоғары кедергілі күй.



E_0 - вход разрешения Z-состояния.

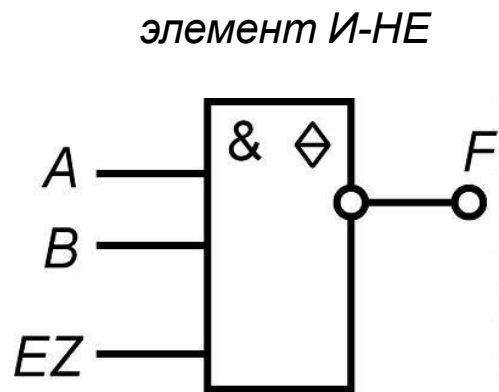
При $E_0 = 1$ диод VD_1 не оказывает влияния на схему.

При $E_0 = 0$ диод VD_1 представляет собой короткое замыкание и соединяет коллектор VT_2 и базу VT_3 к «земле». В результате, транзисторы VT_3 и VT_4 закрыты, а выход F отключен от источника питания и от общей точки схемы, т.е. выход находится в Z-состоянии.

Негізгі TTL элементтерінің схемасын құрастыру

3-күй логикалық элементі (үш реттік буфер)

Z-күйі - элементтің шығысы қуат көзінен де, тізбек жерінен де ажыратылған жоғары кедергілі күй.



<i>A</i>	<i>B</i>	<i>EZ</i>	<i>F</i>
0	0	0	1
0	1	0	1
1	0	0	1
1	1	0	0
x	x	1	Z

Бұл элементтер кез келген уақытта барлық элементтердің біреуі ғана Z күйінде болмаған жағдайда шығыстарды біріктіруге мүмкіндік береді.

x - кезкелген күй;
EZ - қосу (қосу) енгізу
Z-күйлері.

TTL микросұлбаларымен жұмыс істеу ережелері

1. TTL микросұлбаларының барлық серияларында логикалық 0 және 1 кернеу деңгейлері бірдей, сондықтан микросұлбалар деңгейінде сәйкестендіру қажет емес.
2. Егер барлық LE кірістері пайдаланылмаса, онда олар жерге қосылуы керек (0) немесе оларға 1 қосу керек.
3. Егер кейбір LE кірістері пайдаланылмаса, онда оларды жұмыс кірістерінің бірімен біріктіру ұсынылады
4. Ерекше жағдайларды қоспағанда, TTL чиптерінің шығыстарын қосуға тыйым салынады
5. 0 Енгізу үшін. бұл кірісті тізбекті жерге қосу керек.
6. 1 Енгізу үшін:
 1. а) кірісті 1-2 кОм резистор арқылы қуат көзіне (+5В) қосыңыз
 2. (20 кіріске дейін қосуға болады);
 3. б) бөлек +2,4В - +3,6В қосу (1 деңгей);

CMOS логикасы

Логикалық элементтер схемалары қосымша MOS транзисторларында құрастырылған TTL чиптерімен салыстырғанда CMOS чиптерінің бірқатар артықшылықтары бар:

- төмен кіріс тогы;
- өндіріс процесінің қарапайымдылығы;
- қуат көзінен төмен қуат тұтыну.

Ең көп таралған микросұлбалар сериясы:
K176, K561, 564, 765, KR1564 және т.б.

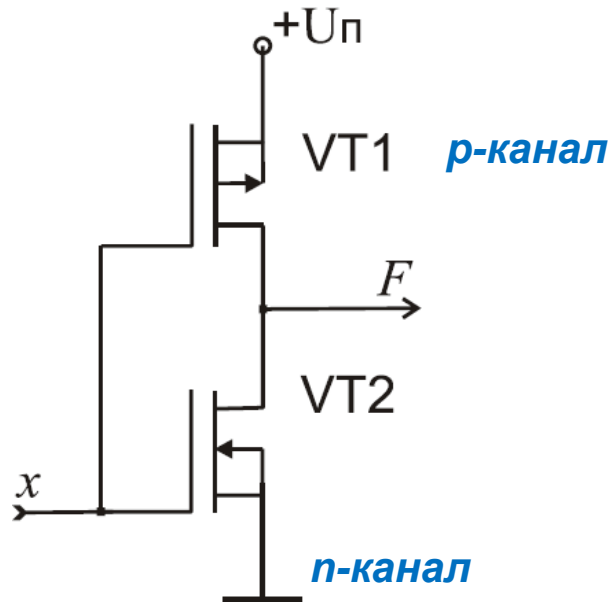
CMOS чиптері 3-тен 15В-қа дейінгі қоректену кернеуінде жұмыс істейді. Бұл жағдайда шамамен $U_{out 1} = 0,9U_{pit}$ мәндері; $U_{out 0} = 0,1$ Жабдық Логикалық функцияларды орындау тұрғысынан CMOS LE TTL элементтерімен бірдей.

Жұмыс ережелері:

1. Пайдаланылмаған кірістерді бос қалдыруға болмайды:
2. 0 жіберу үшін. кірісі жерге қосылуы керек.
3. 1 жіберу үшін. кіріс - қуат көзіне қосылу (резисторсыз).

Негізгі CMOS логикалық элементтерінің схемасын құрастыру

Инвертор. «ЕМЕС» элементі



X	F
0	1
1	0

Ең көп қолданылатын MOS (MOS) транзисторлары.

Транзисторлар антифазада жұмыс істейді.

Принцип действия

а) при $X=0$ (вход X закорочен на «землю») транзистор VT_1 открыт (на истоке $+U_{\text{п}}$, на затворе - 0), а VT_2 закрыт (т.к. $U_{\text{зи2}} = 0$), $\Rightarrow U_{\text{вых}} = U_F = U_{\text{п}}$ ($F=1$).

б) при $X=1$ ($U_{\text{вх}} = U_X = U_{\text{п}}$) транзистор VT_1 закрыт (на истоке $+U_{\text{п}}$, на затворе - $+U_{\text{п}}$), а VT_2 открыт (т.к. $U_{\text{зи2}} = U_{\text{п}}$), $\Rightarrow U_{\text{вых}} = U_F = 0\text{В}$ ($F=0$).

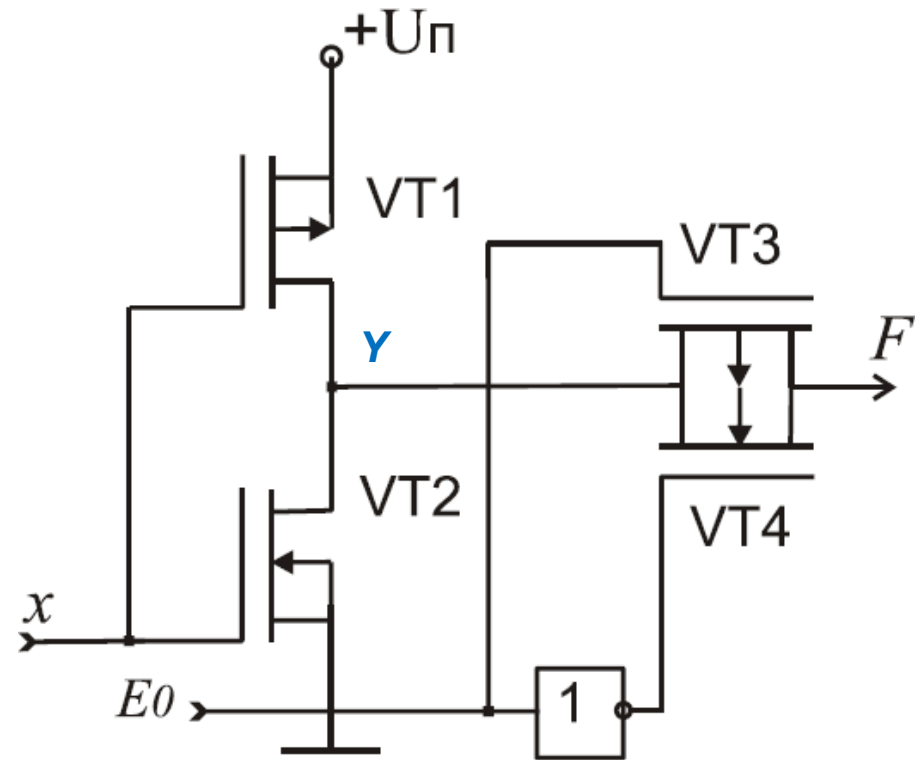
Негізгі CMOS логикалық элементтерінің схемасын құрастыру

Инвертор Z-күйімен

Принцип действия

а) при $E_0=1$ транзисторы VT_3 и VT_4 закрыты. Выход подвешен (оторван) относительно «земли» и шины питания. Схема находится в Z-состоянии.

б) при $E_0=0$ транзисторы VT_3 и VT_4 будут открыты, тогда $F=Y$.



X	Y	$E0$	F
0	1	0	1
1	0	0	0
x	x	1	Z

TTL және CMOS

1. CMOS LE құрылғысын TTL (+5 В) қоректендіретін бірдей қуат кернеуімен қуаттандырыңыз.
2. Ашық коллектормен LE пайдаланыңыз

